

Умножитель частоты на элементе XOR

Дмитрий Горох UR4MCK

Современная техника прямого преобразования с фазовым методом подавления нерабочей полосы использует аналоговые коммутаторы, управляемые цифровыми квадратурными сигналами [1, 2]. Одним из способов получения таких сигналов является деление исходного цифрового сигнала двумя триггерами, соединенными по кольцевой схеме [3]. Несравненным достоинством этой схемы является то, что получаемый фазовый сдвиг (90°) обеспечивается в широкой полосе и с высокой точностью. Однако, для получения на выходе схемы сигнала с частотой F , на вход следует подать сигнал с частотой $4F$, что существенно ограничивает применение и усложняет генератор или синтезатор частот. Но эта схема обладает и другим малоизвестным свойством – нечувствительность к скважности входного сигнала. Наличие в делителе на триггерах этого замечательного достоинства поможет нам в дальнейшем с успехом применить предлагаемые ниже схемы умножителей частоты.

Примечание: существует конфигурация делителя на триггерах [4], обеспечивающая деление входного сигнала на 2, но в ней сигнал должен поступать в противофазе и иметь скважность равную 2. Изменением скважности входного противофазного сигнала, изменяются фазовые соотношения на выходе.

Элемент **XOR** (Исключающее ИЛИ) обладает интересными свойствами. В разных конфигурациях он может выступать: и как буфер (неинвертирующий элемент), и как инвертор, и как цифровой сумматор по модулю 2. Последнее свойство может быть использовано для удвоения частоты. Для этого исходный (цифровой) сигнал частотой F следует подать на один из входов элемента XOR, а на второй вход – этот же, но немного задержанный сигнал. В простейшем случае задержка осуществляется фазосдвигающей RC-цепочкой. Пример такого умножителя показан на рис. 1:

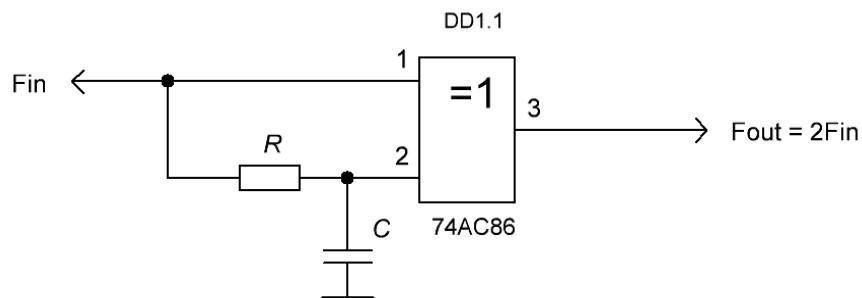


Рис. 1. Умножитель на одном элементе XOR м/с 74AC86

RC-цепочка образует фазовый сдвиг 90° на частоте $F_{in} = \frac{1}{2\pi RC}$, и напряжение на

входе 2 м/с DD1.1 отстает от напряжения на входе 1. Кроме того, RC-цепочка образует ФНЧ 1 порядка и потому форма сигнала на 2-м входе DD1.1 имеет смазанные края (рис. 2). Гистерезис по входам DD1 позволяет ей работать и с

такими сигналами. В результате сложения двух сигналов по модулю 2, на выходе DD1.1 образуется сигнал с частотой вдвое выше входного и со скважностью, пропорциональной фазовому сдвигу. (Фазовый сдвиг 90° соответствует скважности 2).

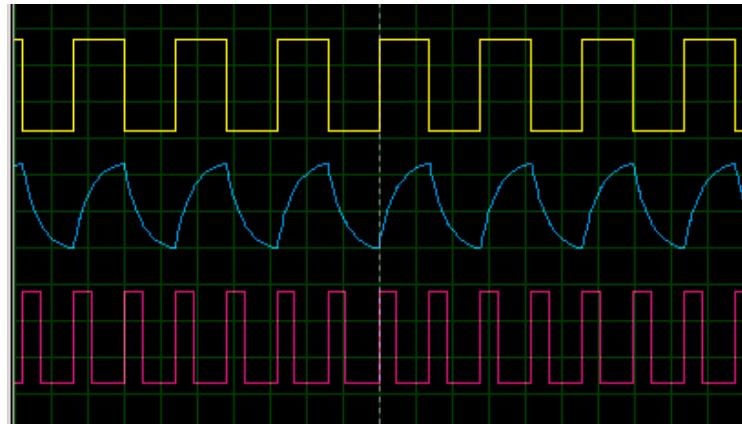


Рис. 2. Временные диаграммы умножителя на элементе XOR (желтый канал – вход 1, синий – вход 2, красный – выход)

Так как величина сдвига фазы в простейшем RC фазовращателе существенно зависит от рабочей частоты (а также, в некоторой степени, от амплитуды этого сигнала ввиду гистерезиса DD1), скважность сигнала удвоенной частоты будет изменяться по мере перестройки по диапазону. Но эта схема может быть с успехом применена вместе с делителем на триггерах, нечувствительным к скважности входного сигнала. Несколько однотипных схем (рис. 1) могут быть соединены последовательно для получения более высоких коэффициентов умножения (степени 2).

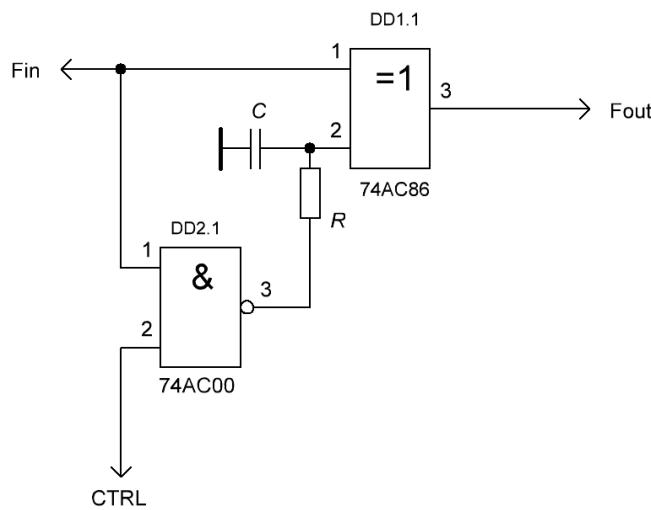


Рис. 3. Управляемый умножитель

С помощью объединения подобных схем появляется возможность иметь единственный гетеродин (или синтезатор) и переключать диапазоны цифровым кодом от управляющего микроконтроллера или синтезатора. Вариант 3-х диапазонного гетеродина с квадратурными выходами показан на рис. 4:

На рис. 3 показана схема умножителя с переключаемым коэффициентом.

При подаче логической 1 на вход CTRL частота сигнала на выходе вдвое превышает входную. При подаче 0 – частота сигнала на входе и выходе совпадают, а логические уровни находятся в противофазе.

$$F_{out} = \begin{cases} F_{in}, & CTRL = 0 \\ 2F_{in}, & CTRL = 1 \end{cases}$$

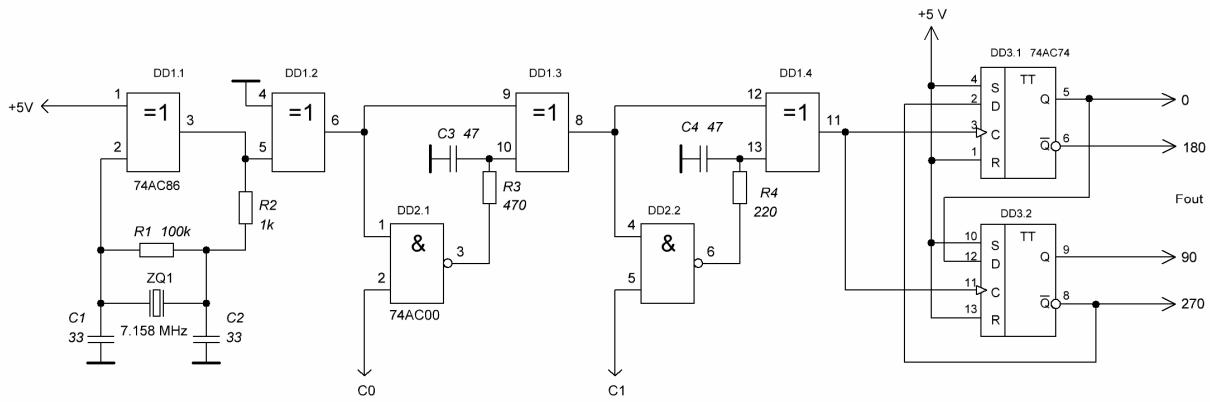


Рис. 4. Квадратурный гетеродин на 160, 80 и 40 м

В таблице 1 приведен перечень состояний на управляющих входах С0, С1:

Таблица 1. Переключение диапазонов.

C1	C0	На входе делителя на 4	Рабочий диапазон
0	0	7,158 МГц	160 м (центр 1,7895 МГц)
0	1	14,316 МГц	80 м (центр 3,579 МГц)
1	0	—	Запрещенная комбинация
1	1	28,632 МГц	40 м (центр 7,158 МГц)

Комбинация С0 = 0, С1 = 1 запрещена по той причине, что цепочка R4C4 рассчитана на сдвиг частоты 14,316 МГц, а на вход будет поступать исходный сигнал 7,158 МГц.

На рис. 5-7 приведены временные диаграммы для трех рабочих режимов:

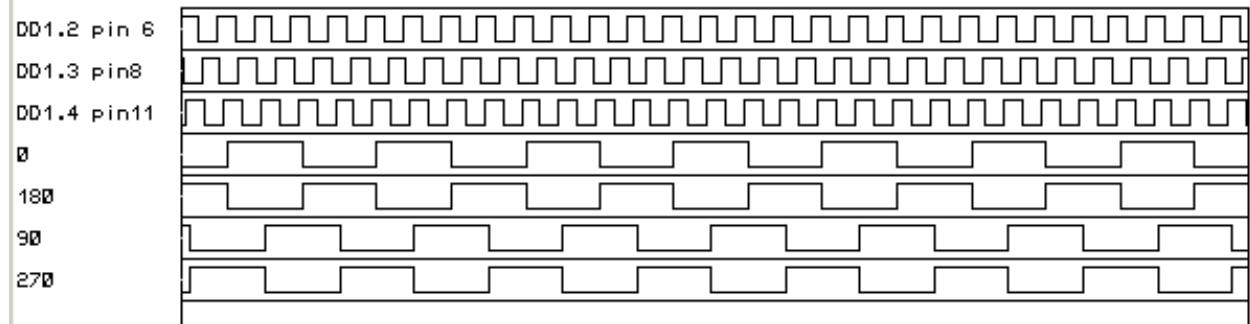


Рис. 5. Диаграммы для режима «Диапазон 160 м» (С0 = 0, С1 = 0)

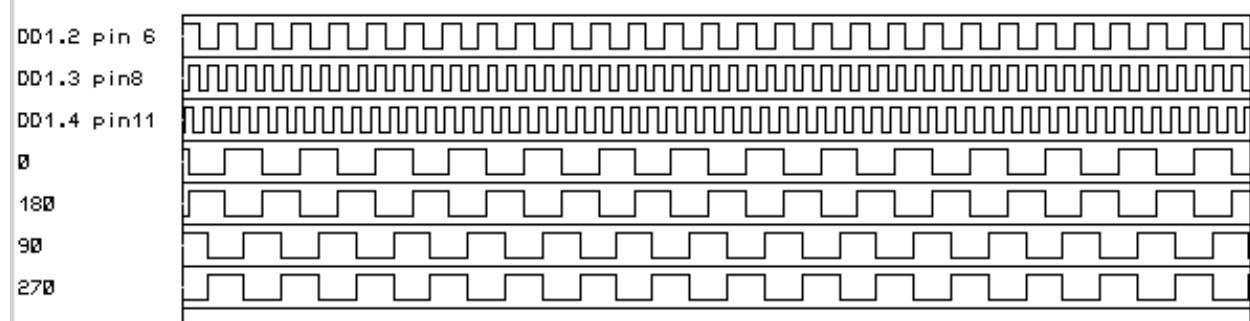


Рис. 6. Диаграммы для режима «Диапазон 80 м» (С0 = 1, С1 = 0)

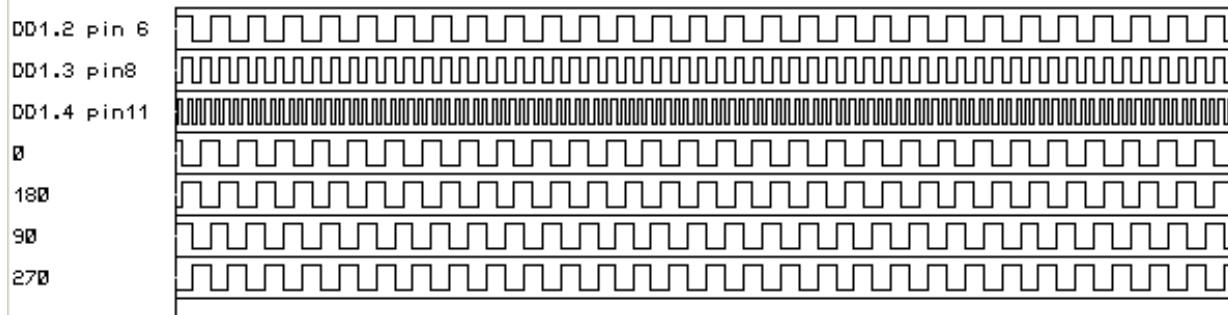


Рис.7. Диаграммы для режима «Диапазон 40 м» ($C0 = 1$, $C1 = 1$)

Применив другой кристалл ZQ1, а также увеличив или уменьшив количество умножающих звеньев, можно получить другие диапазоны. При этом следует помнить об ограничениях на рабочие частоты применяемых цифровых микросхем. Для серии 74AC граничные частоты лежат немногим более 100 МГц.

Управлять включением/выключением генератора на DD1.1 можно путем отсоединения вывода 1 от шины +5В и подачи на него логической единицы (вкл.) или нуля (выкл.).

Заключение. Описанная методика умножения частоты вместе с применением кольцевого делителя на триггерах может с успехом использоваться в бесподстроечных схемах трансиверов на SMD компонентах, а также интегрированы внутрь ASIC или FPGA. В последнем случае могут быть применены доступные сейчас м/с FPGA, в которых логика строится обычным способом – на одном из языков описания аппаратных устройств (VHDL, Verilog), а аналоговая часть (фазосдвигающие цепи) подключаются к портам ввода/вывода. Простота схемы и высокая интеграция позволяют строить многодиапазонные SDR приемники и трансиверы всего с одним фиксированным гетеродином.

Литература:

1. В. Поляков. Синхронный АМ приёмник. Радио, 1984, № 8, с. 31-34 (первая публикация), Радио, 1999, № 8, с. 16-18 (повторная публикация),
http://www.chipinfo.ru/literature/radio/199908/p16_18.html
2. Dan Tayloe, Quadrature Sampling Detector.
http://www.norcalqrp.org/files/Tayloe_mixer_x3a.pdf
3. В. Т. Поляков, Радиолюбителям о технике прямого преобразования. – М.: «Патриот», 1990, с.165 <http://qrp.ru/files/literature/category/10-ra3aaedocs>
4. Tasa YU1LM, Receiver DR2D
<http://yu1lm.qrpradio.com/DR2D%20HF%20SDR%20RECEIVER-YU1LM.pdf>